FAKULTA
ELEKTROTECHNICKÁ
ZÁPADOČESKÉ
UNIVERZITY
V PLZNI

RICE

Regionální inovační centrum elektrotechniky
Fakulta elektrotechnická
Západočeská univerzita v Plzni

Uživatelské funkce v Simulinku 3 - Stateflow

Mikroprocesorové řízení pohonů 2

Jakub Talla

www.rice.zcu.cz

MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY
EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI
OP Výzkum a vývoj pro inovace

OSNOVA PŘEDNÁŠKY č. 6

1) Úvod do Stateflow

- Základní prostředí, bloky a koncepce
- Stavy a stavové diagramy

2) Funkce ve Stateflow

- Klasické funkce: Grafická, Simulink, Matlab
- Pravdivostní tabulka

Úvod do Stateflow

Pro jaké aplikace je vhodný Stateflow?

- Implementace logických a rozhodovacích funkcí
- Implementace stavových automatů
- Tvorba plánů a postupů (sekvencí)
- Detekce chyb
- Implementace událostí řízených systémů

Úvod do Stateflow

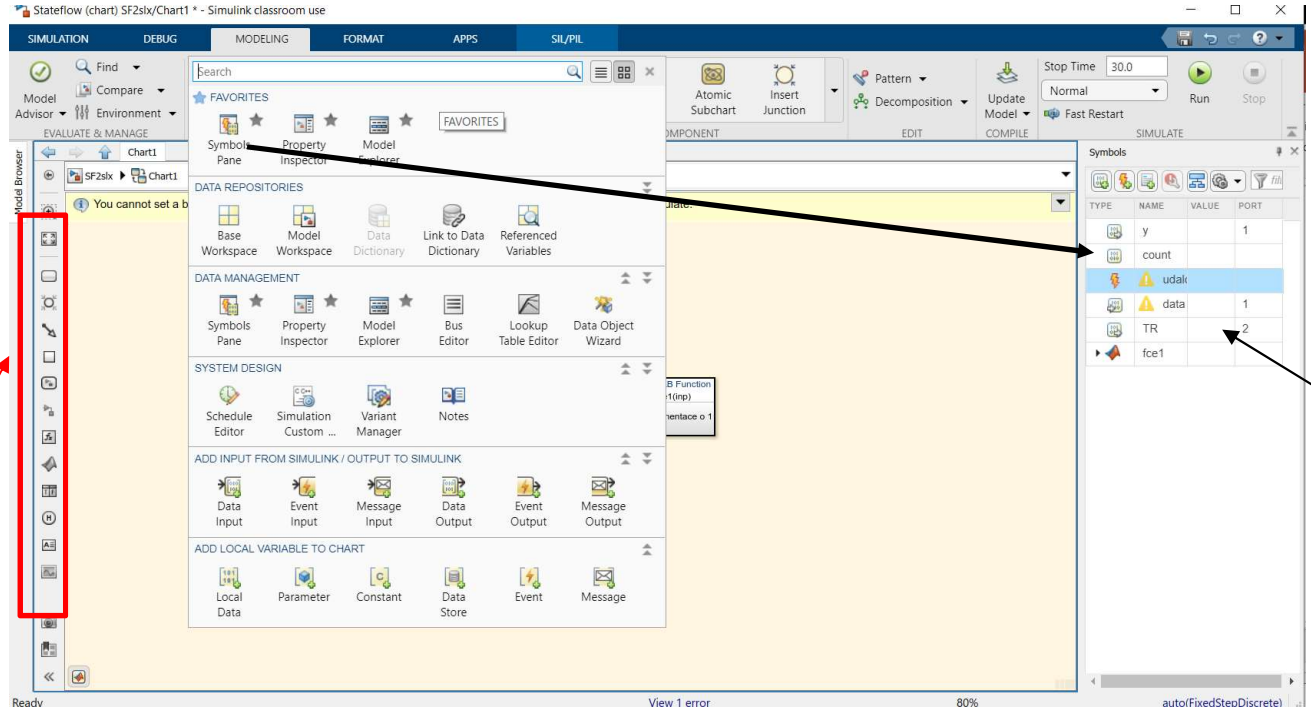
Proč používat Stateflow?

- Stateflow je samostatné grafické prostředí vytvořené pro modelování stavových automatů a logických rozhodování
- Stateflow umožňuje přirozeným způsobem řídit pořadí prováděných operací (viz. globální proměnná přednáška č. 4) pomocí mikrokroků (pořadí operací v rámci jednoho kroku solveru)
- Stateflow umožňuje jednoduchou integraci a spolupráci se zbytkem modelu v Simulinku
- Stateflow zpřehledňuje provádění stavového diagramu pomocí animace a dalších integrovaných analýz
- Umožňuje práci s datovými typy a generování kódu
- Hlavní důvody pro vývojáře: Přehlednost, Testovatelnost, Efektivita

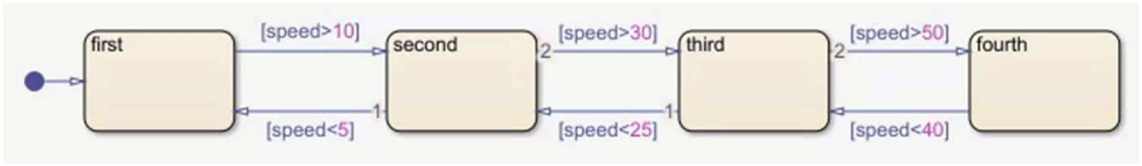
Uživatelské prostředí

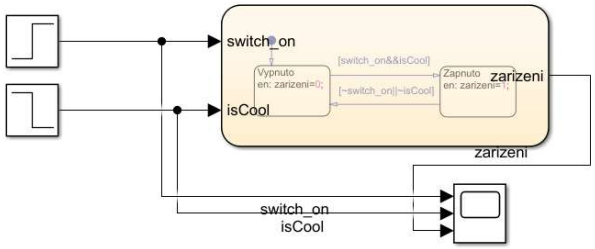
Uživatelské prostředí Stateflow je samostatné grafické prostředí

Statflow bloky



Vstupy, výstupy, události, data





Základní pojmy ve Stateflow

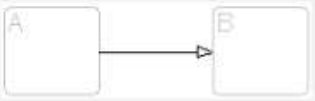
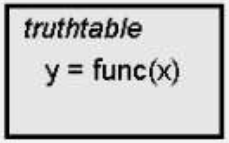
Základní pojmy ve Stateflow

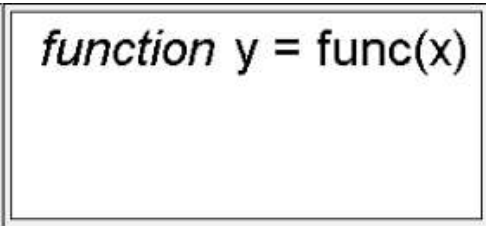
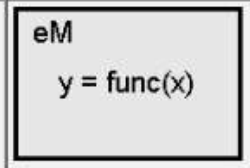
Základní pojmy ve Stateflow

- **CHART/FLOWCHART** (diagram, graf) = je graf obsahující stavové bloky (States) a Flow charts (jednoduché bloky podmínek)
- **LEVEL** = viditelná úroveň Stateflow grafu (Stateflow je hierarchický a umožňuje vytvářet „subsystémy“ subgrafy)
- **STATES** = stavy, základní blok ve Stateflow, tvar bubliny, stav může obsahovat podstavy
- **TRANSITIONS** = přechodové čáry mezi stavy
- **JUNCTIONS** = uzly slouží ke větvení a slučování větví grafu
- **STATEFLOW FUNCTIONS** (funkce) = Stateflow umožňuje volat tři základní typy funkcí Graphical (grafické vytvořené ve Stateflow), Simulink (klasické Simulinkovské pomocí Simulink bloků) a Matlab functions
- Umožňuje práci s datovými typy a generování kódu
- Hlavní cíle: Přehlednost, Testovatelnost, Efektivita

Základní pojmy ve Stateflow

Základní bloky ve Stateflow

State	
Transition	
History Junction	
Default Transition	
Connective Junction	
Truth Table Function	

Graphical Function	
Embedded MATLAB™ Function	
Box	

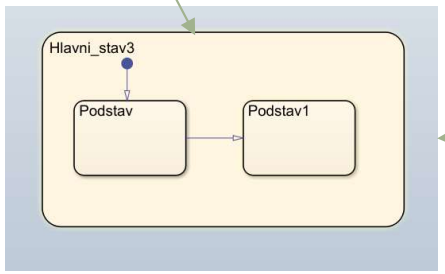
Stavy

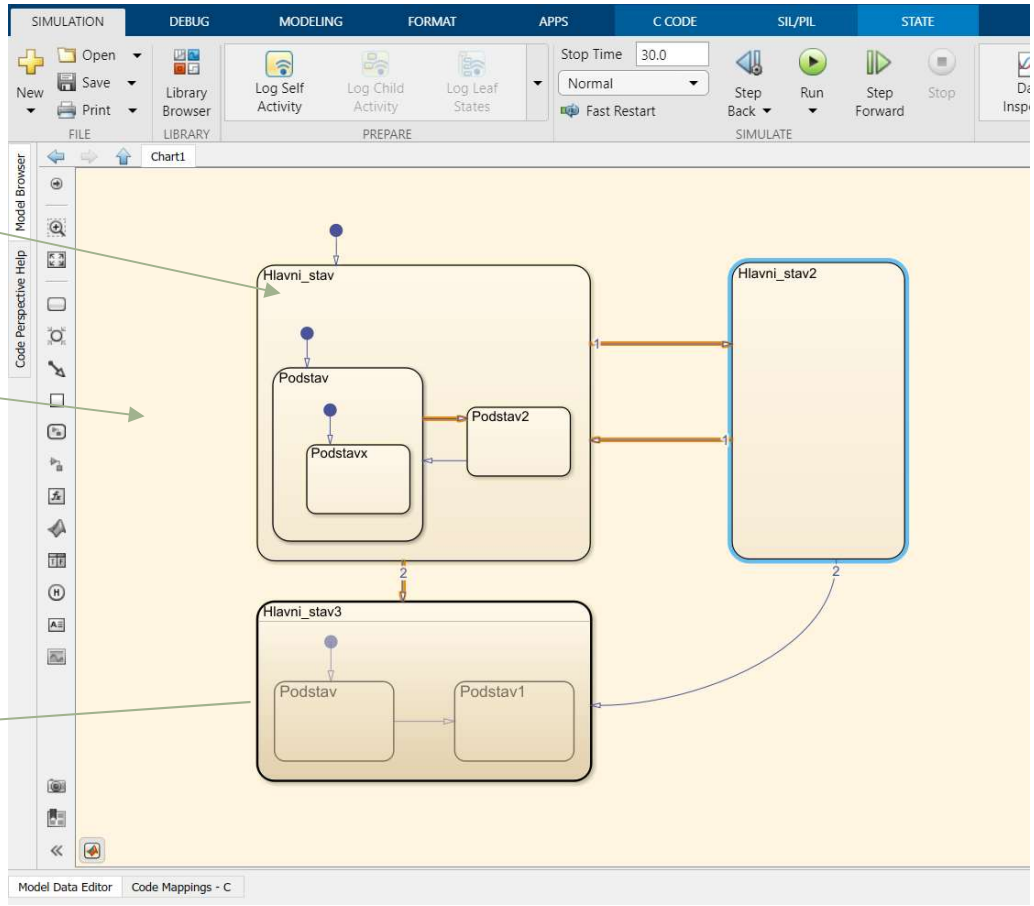
STATES – STAVY jsou znázorněné bublinami a jsou hierarchicky členěny

Superstate Hlavni_stav s podstavy

Top level (nejvyšší úroveň)

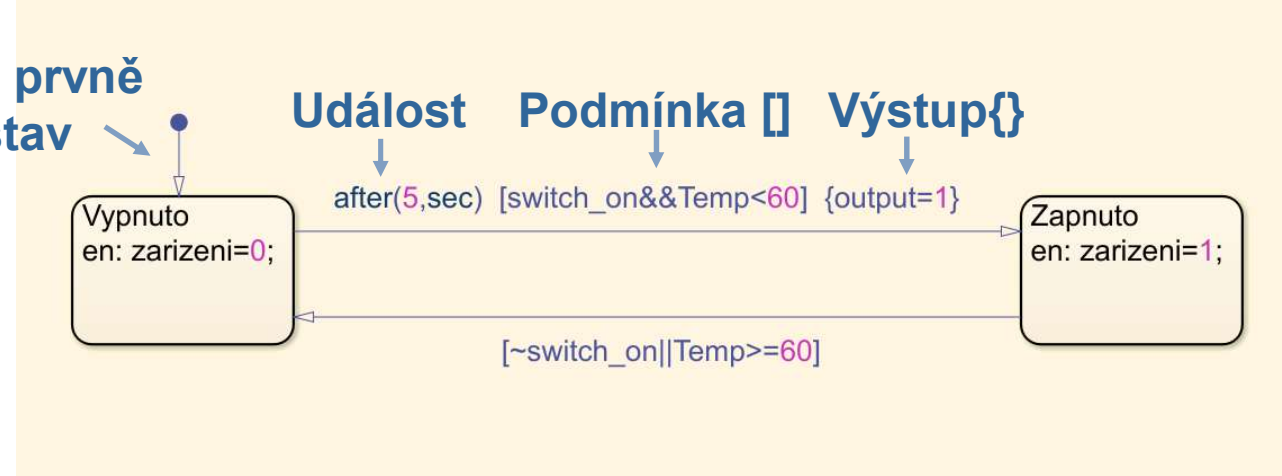
Podúroveň (pod level)

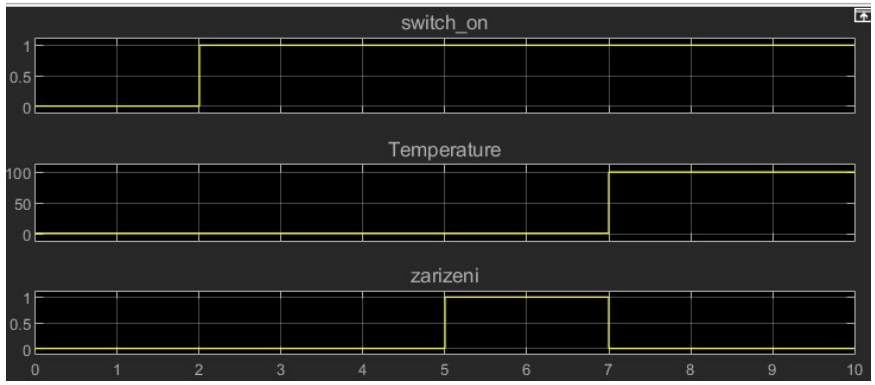




Transitions

TRANSITIONS – přechodové čáry definují za jakých podmínek či událostí dochází k přechodu z jednoho stavu do druhého. Umožňují i přiřazení.

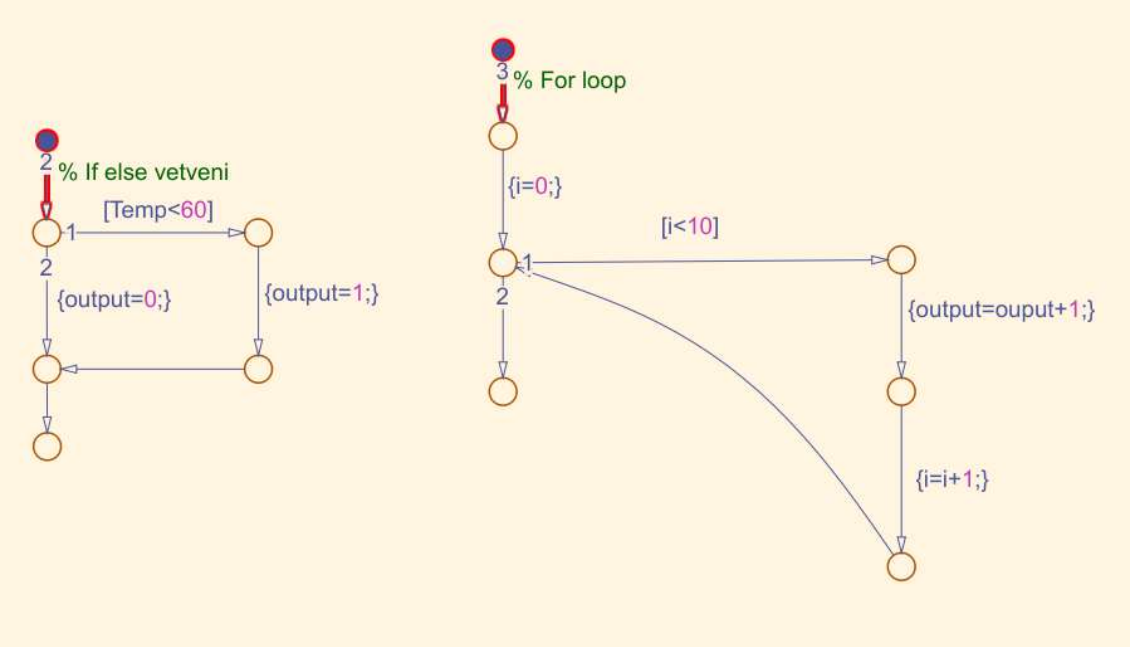




Junctions

JUNCTION – Spojení/uzel slouží k větvení či slučování přechodových čar (Transitions)

K větvení dochází podle nastavených priorit. Použití především jako: If Else, Switch Case, For cyklus, While/Do While apod.



Stavy a provádění stavů

Stavy a jejich provádění

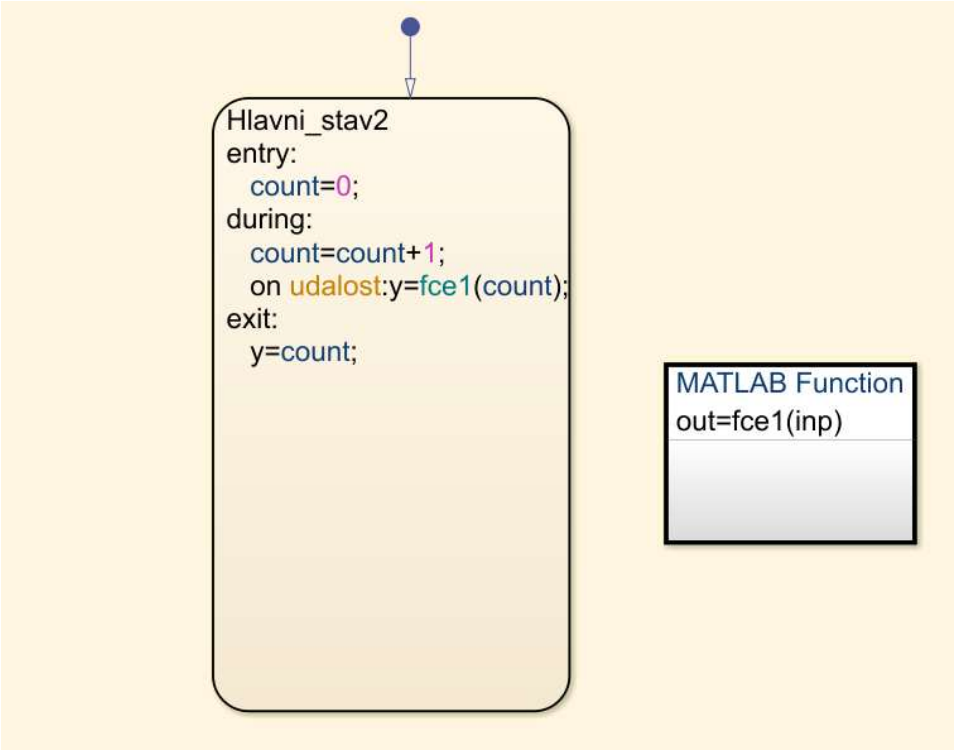
Stavy – kód je možné psát přímo do bloku stavu

Klíčové příkazy pro definování kódu stavů:

entry/en: Tato část kódu bude provedena pouze po okamžiku vstupu do stavu

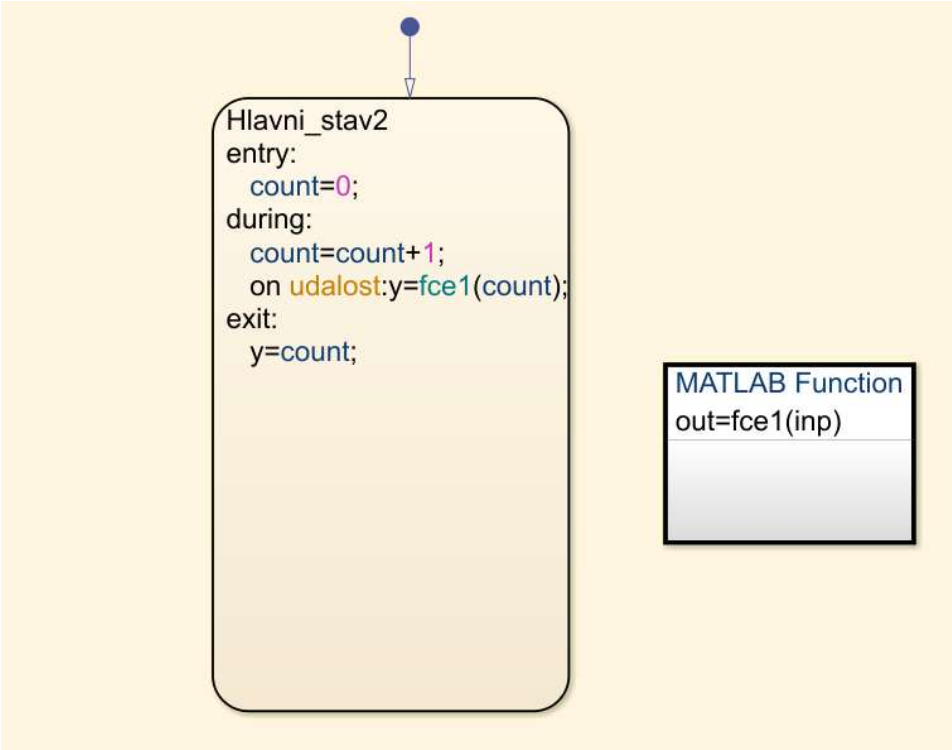
during/du: Tato část kódu bude prováděna po dobu platnosti stavu

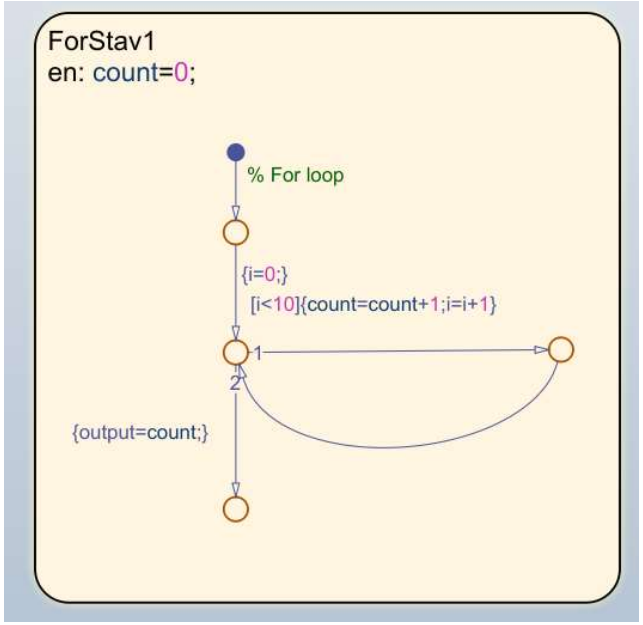
exit/ex: Tato část kódu bude prováděna po skončení platnosti stavu (tj. před přechodem do jiného stavu)



Stavy a jejich provádění

Stav může obsahovat podstav, kód, grafickou funkci, volání funkcí apod.

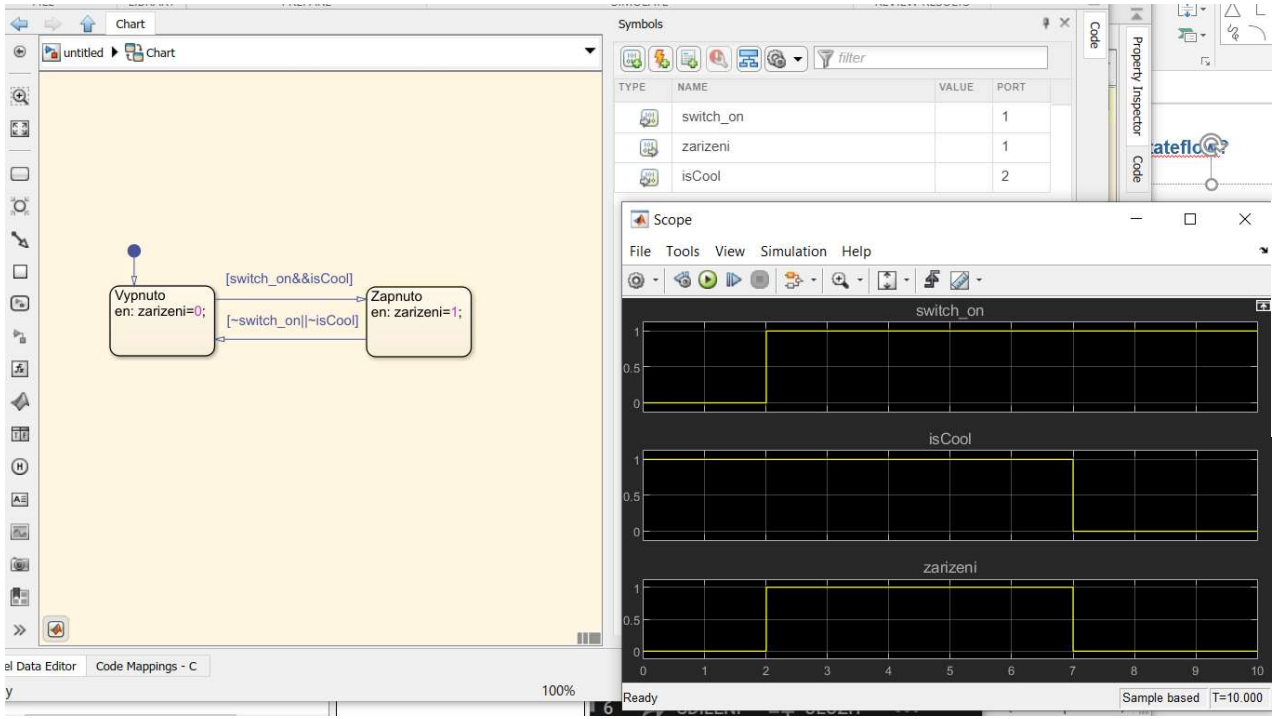


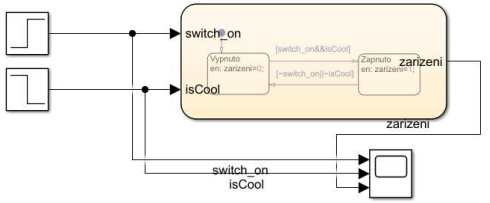


Jednoduchý flowchart

Jednoduchý flowchart (graf)

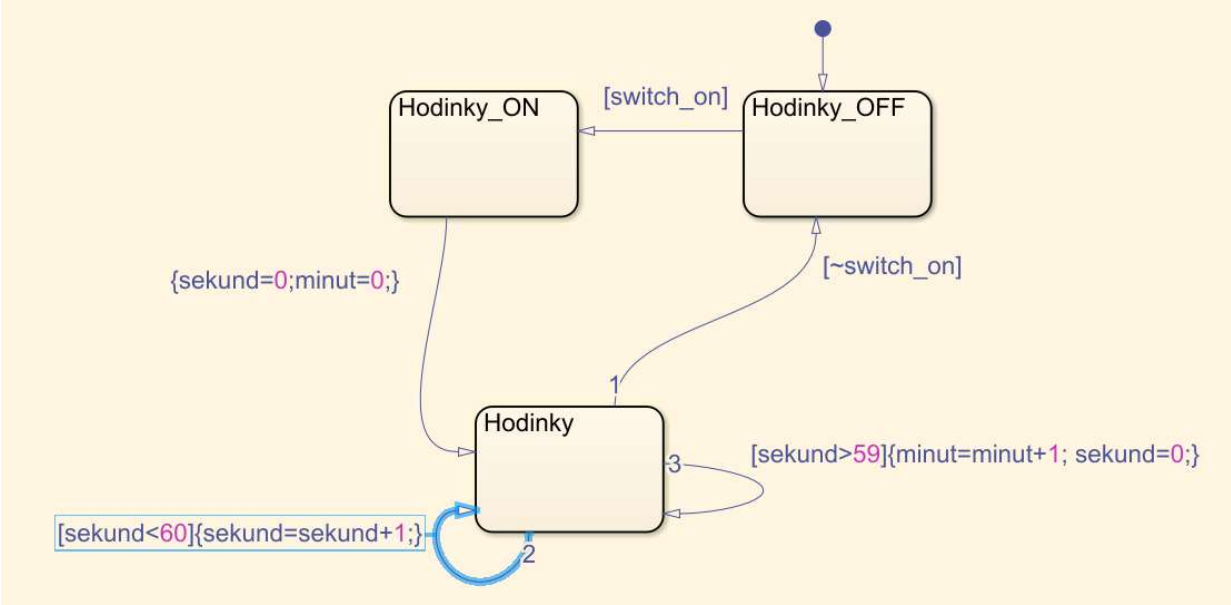
Příklad jednoduchého grafu se dvěma stavy, dvěma vstupy a jedním výstupem

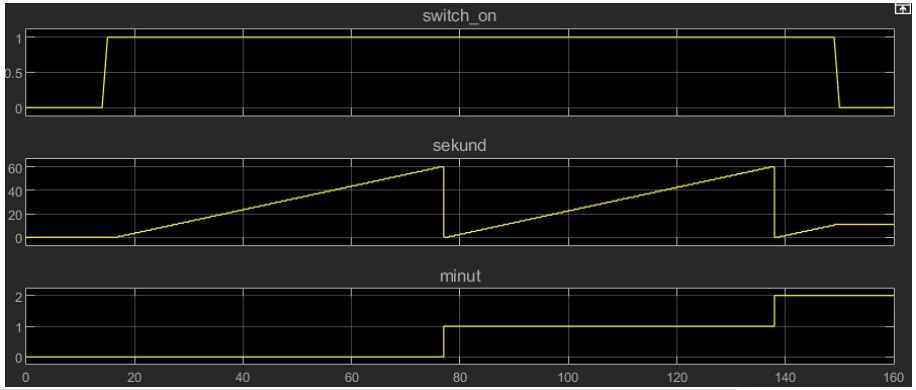




Matlab function

Jednoduchý model stopky

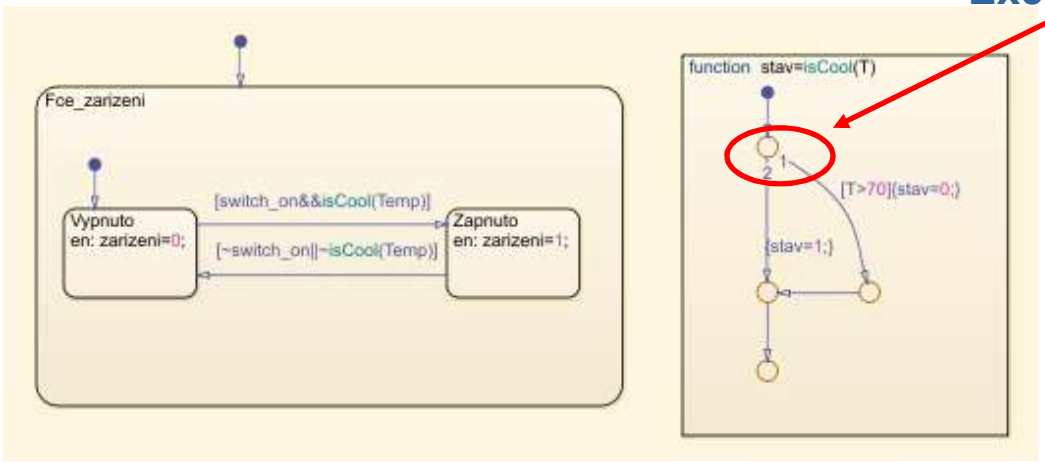


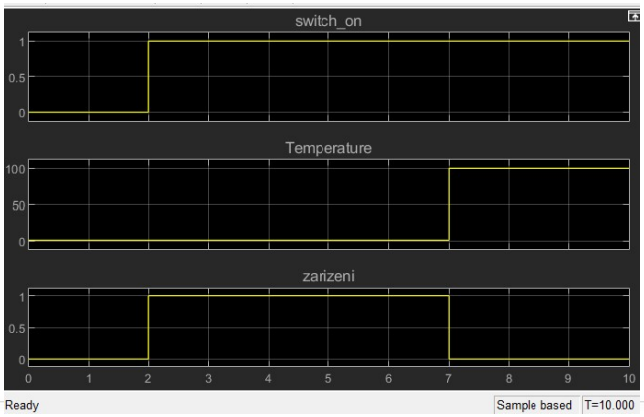


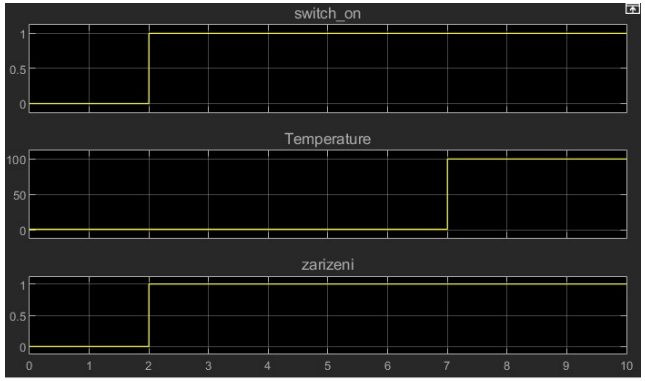
Vliv pořadí provádění stavů a větvení

Důležité je správné nastavení operací v případě grafických rozhodovacích diagramů

Příklad if(T>70) stav=0 else stav=1



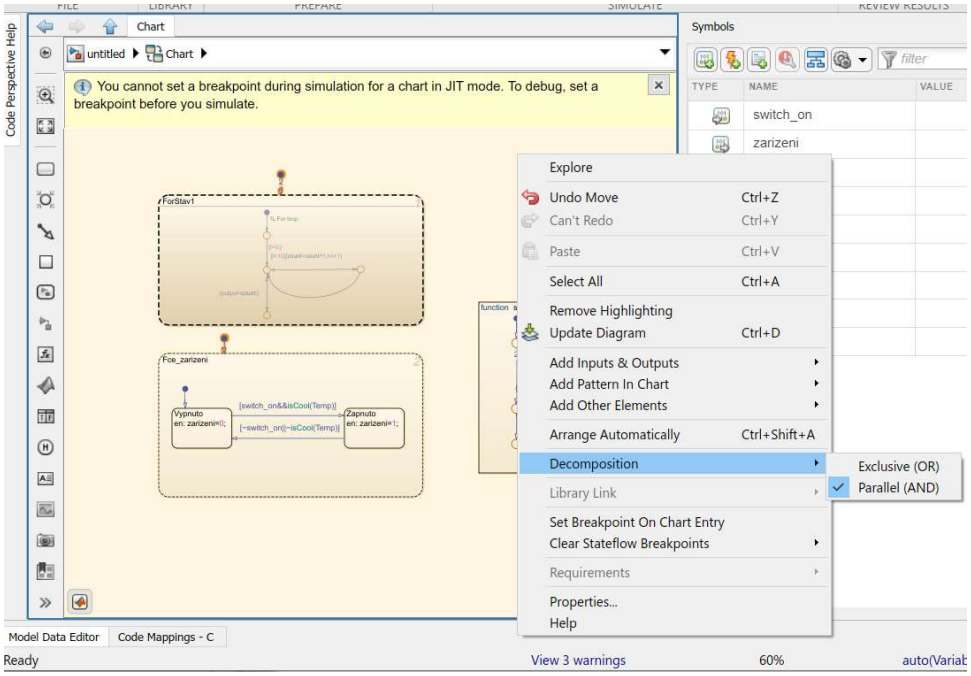




Provádění stavů

Provádění stavů

- Stavy jsou implicitně prováděné TOP to BOTTOM a zleva doprava (pokud není upraveno pořadí bloků)
- Mohou být prováděny exkluzivně tj. pouze jeden stav je aktivní (stavové bubliny plnou čárou) nebo paralelně (stavové bubliny čárkované) a poté je nutné hlídat pořadí provádění speciálně pokud sdílí proměnné apod.

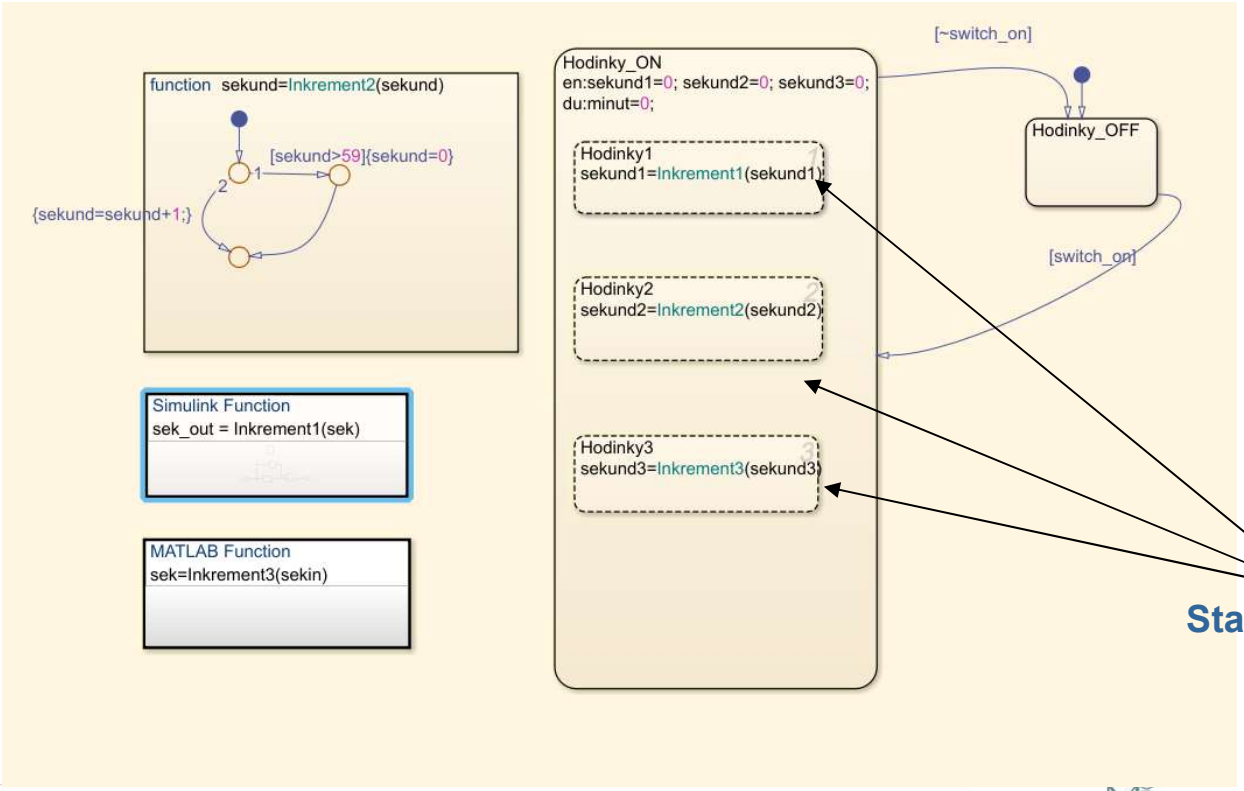


Funkce ve Stateflow

Funkce ve Stateflow

Ve Stateflow je možné dělat 3 druhy funkcí

- Grafické funkce – pomocí Stateflow bloků
- Simulink funkce – pomocí základních Simulinkovských bloků
- Matlab funkce – pomocí Matlab kódu

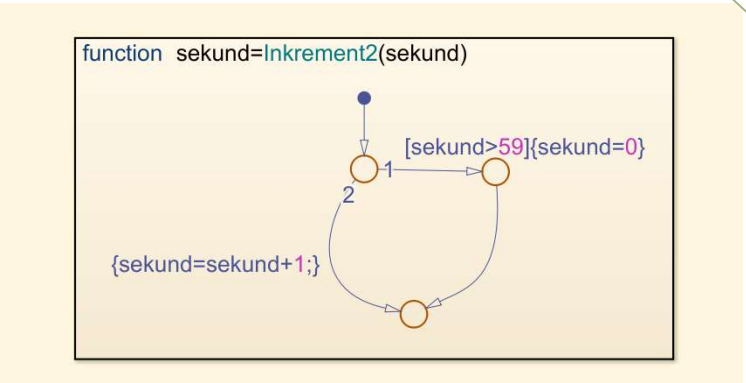


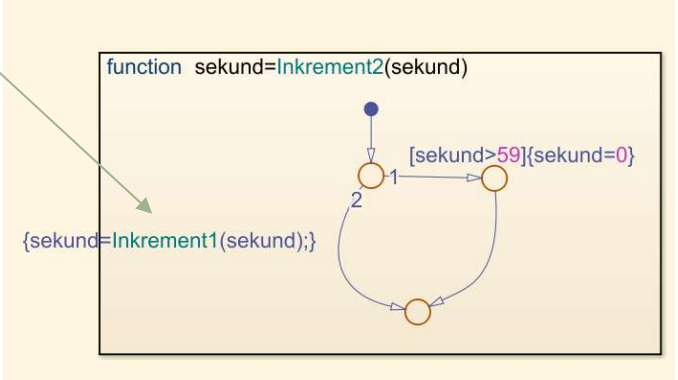
Stavy probíhají paralelně

Funkce ve Stateflow

Grafická funkce

- pomocí se pomocí Stateflow bloků nejčastěji s použitím junctions a transitions
- Funkce může volat funkce

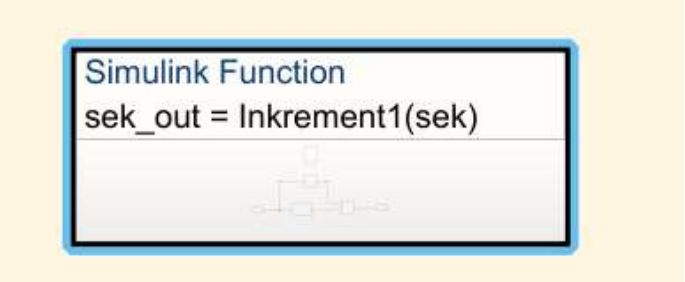


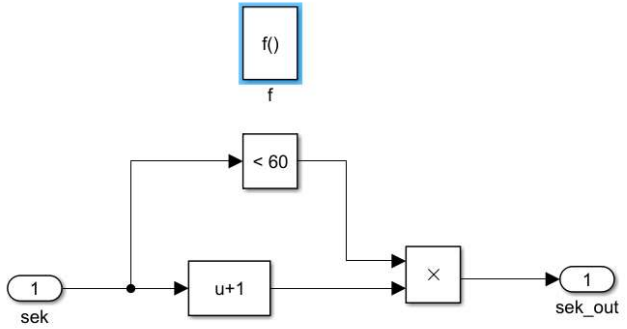


Funkce ve Stateflow

Simulink funkce

- Vhodná pro využití silných stránek Simulinku tj. např. pro dynamické systémy

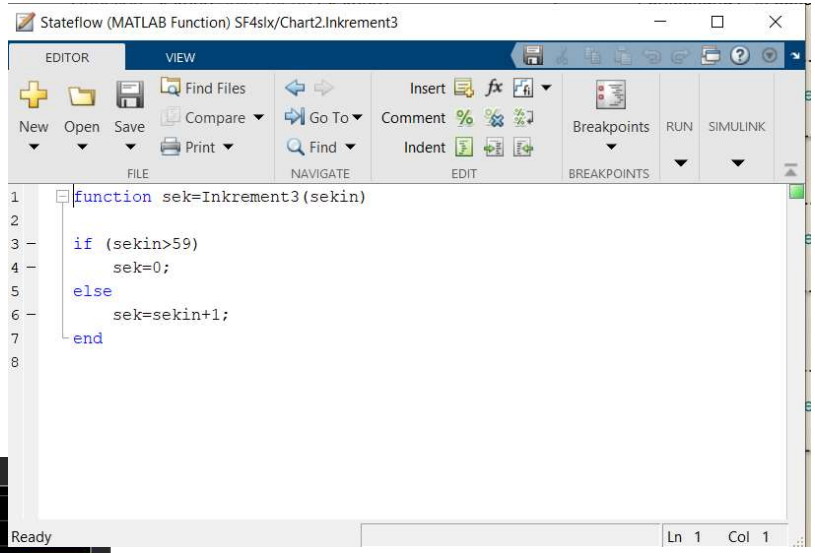


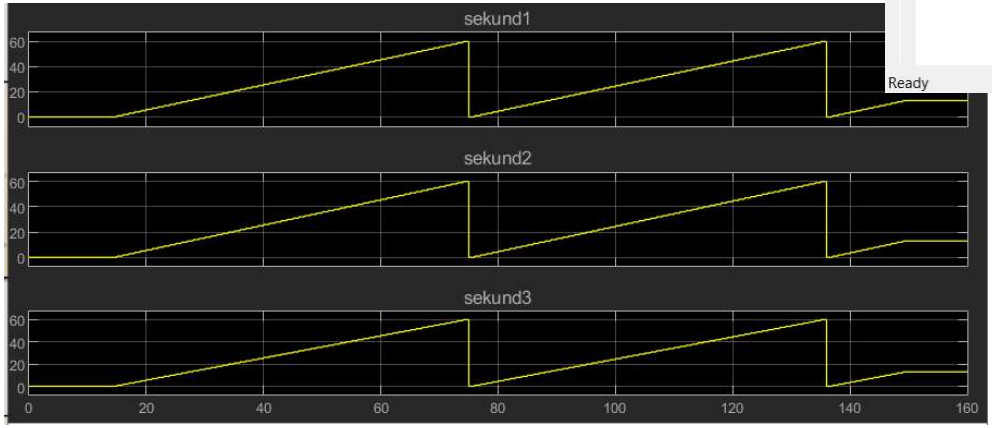


Funkce ve Stateflow

Matlab funkce

- Možnost volání funkcí Matlabu např. FFT apod.





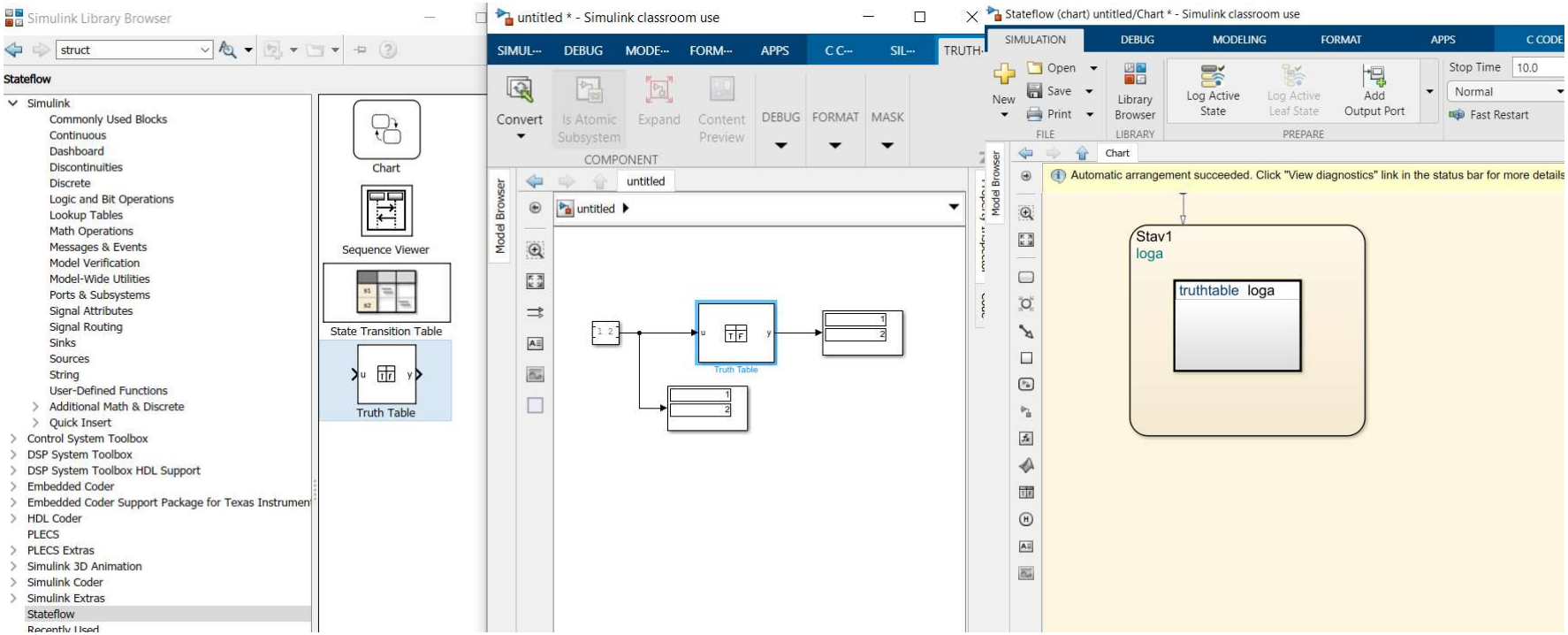
MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY
EVROPSKÁ UNIE EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ INVESTICE DO VAŠÍ BUDOUCNOSTI
OP Výzkum a vývoj pro inovace

Pravdivostní tabulka

Pravdivostní tabulka

Pravdivostní tabulka (Truth table)

- Slouží k vytvoření logické pravdivostní tabulky ve formě co se má stát když…
- Může být součásti Stateflow diagramu i samostatně v Simulinku

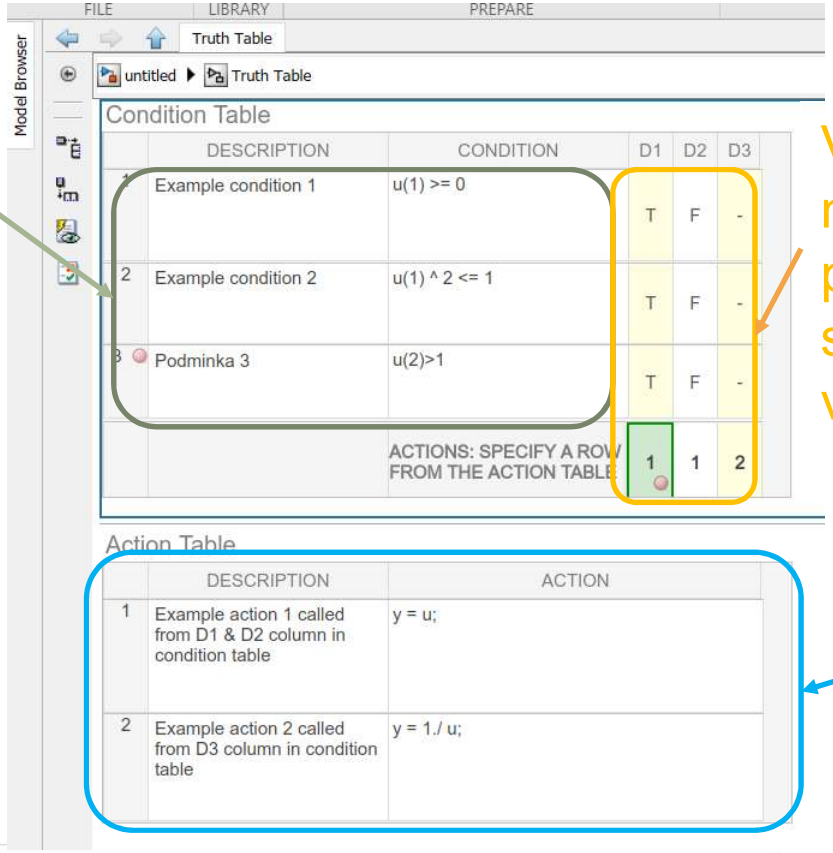


Pravdivostní tabulka

Pravdivostní tabulka

- **Jednotlivé dílčí podmínky jsou sloučeny v logické AND formě**
- **Např. výraz (složená podmínka) D1=(u(1)>=0)&&(u(1)^2<=0)&&(u(2)>1)**

Dílčí podmínky



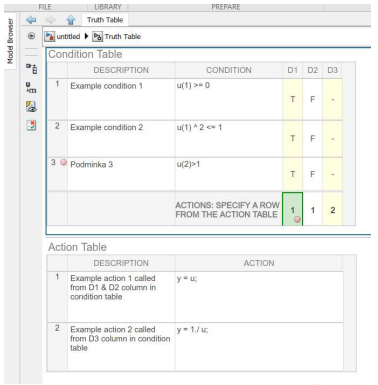
Výraz pomocí nastavení stavů dílčích podmínek (T, F, -) a selekce požadované výstupní funkce

Výstupní funkce

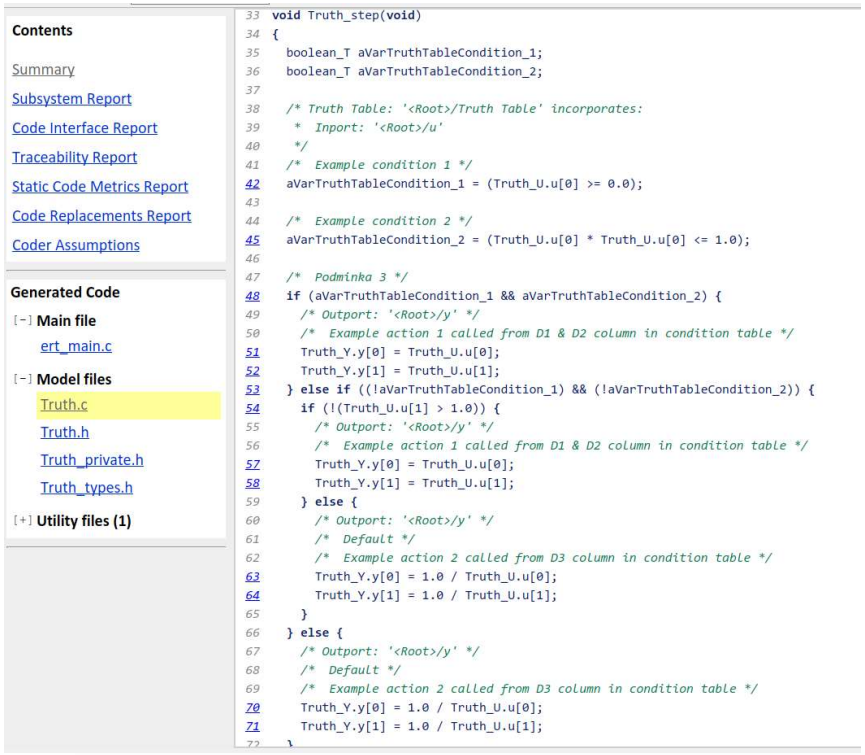
Efektivita modelování ve Stateflow

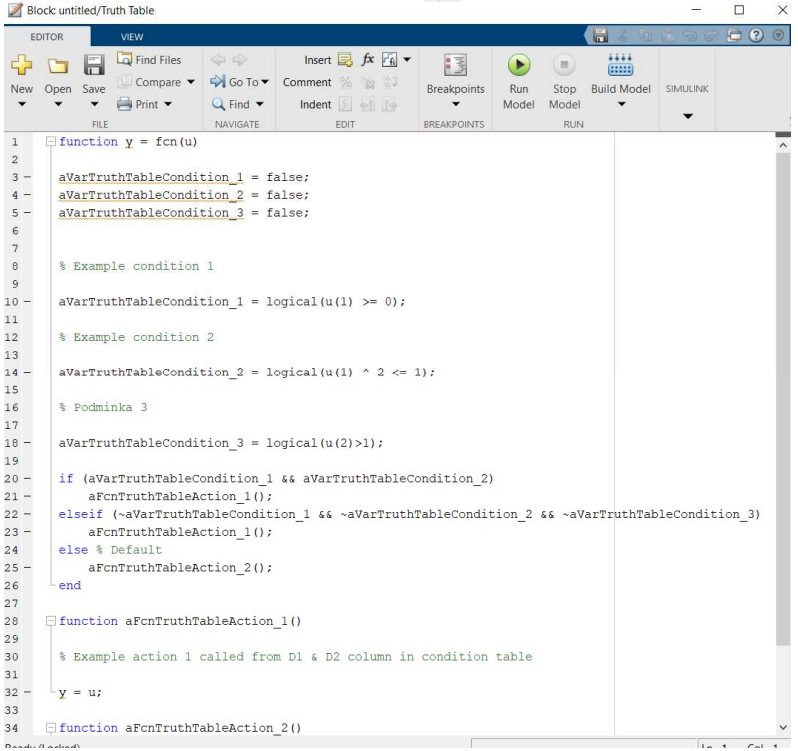
Efektivita modelování ve Stateflow

Pravdivostní tabulka



Umožňuje práci s datovými typy a generování kódu do C a Matlabu



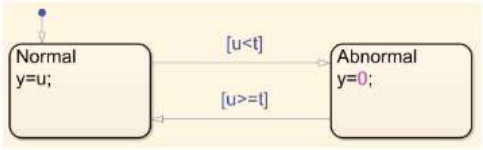


Efektivita modelování ve Stateflow

MathWorks

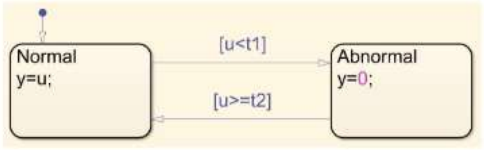
MATLAB code expands, while Stateflow chart remains compact

simple logic



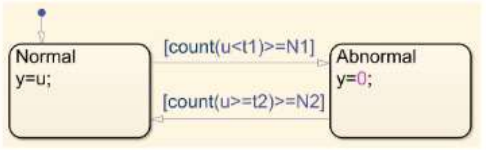

```
for i = 1:length(inData)
    if(inData(i) >= t)
        outData(i) = inData(i);
    else
        outData(i) = 0;
    end
end
```

+ hysteresis




```
inNormalRegion = true;
for i = 1:length(inData)
    if(inNormalRegion && (inData(i)<t1))
        inNormalRegion = false;
    elseif(~inNormalRegion && (inData(i)>=t2))
        inNormalRegion = true;
    end
    if(inNormalRegion)
        outData(i) = inData(i);
    else
        outData(i) = 0;
    end
end
```

+ hysteresis + debouncing




```
inNormalRegion = true;
counter = 0;
for i=1:length(inData)
    if(inNormalRegion)
        if(inData(i)<t1)
            counter = counter+1;
            if(counter>=N1)
                inNormalRegion = false;
            end
        else
            counter = 0;
        end
     else
        if(inData(i)>=t2)
            counter = counter+1;
            if(counter>=N2)
                inNormalRegion = true;
            end
        else
            counter = 0;
        end
     end
     if(inNormalRegion)
        outData(i) = inData(i);
    else
        outData(i) = 0;
    end
end
```


MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY
EVROPSKÁ UNIE EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ INVESTICE DO VAŠÍ BUDOUCNOSTI
OP Výzkum a vývoj pro inovace

FAKULTA ELEKTROTECHNICKÁ ZÁPADOČESKÉ UNIVERZITY V PLZNI

RICE

Regionální inovační centrum elektrotechniky
Fakulta elektrotechnická
Západočeská univerzita v Plzni

Příští přednáška

Automatické generování kódu

Jakub Talla

www.rice.zcu.cz

MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY
EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI
OP Výzkum a vývoj pro inovace

FAKULTA
ELEKTROTECHNICKÁ
ZÁPADOČESKÉ
UNIVERZITY
V PLZNI

RICE

Regionální inovační centrum elektrotechniky
Fakulta elektrotechnická
Západočeská univerzita v Plzni

Děkuji za pozornost!

Adresa:
Univerzitní 26
306 14 Plzeň
Česká republika

Tel: +420 377 634 443
Fax: +420 377 634 402

Email: talic@kev.zcu.cz

www.rice.zcu.cz

MINISTERSTVO ŠKOLSTVÍ, MLÁDEŽE A TĚLOVÝCHOVY

EVROPSKÁ UNIE
EVROPSKÝ FOND PRO REGIONÁLNÍ ROZVOJ
INVESTICE DO VAŠÍ BUDOUCNOSTI

OP Výzkum a vývoj pro inovace